

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-002752

(43)Date of publication of application : 07.01.2000

(51)Int.Cl.

G01R 31/28
G06F 17/50
// G01R 29/08
G01R 29/26

(21)Application number : 10-169447

(71)Applicant : NEC CORP

(22)Date of filing : 17.06.1998

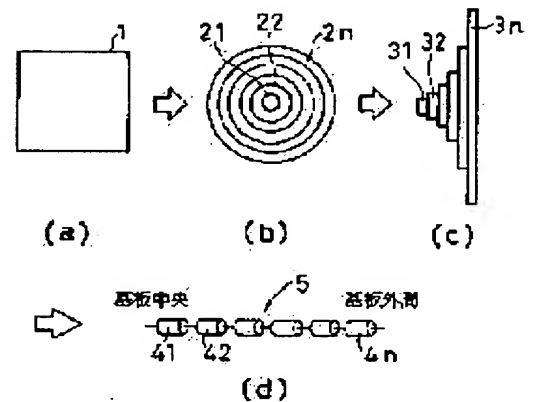
(72)Inventor : CHIKAMICHI SHOICHI

(54) MODELING METHOD AND SIMULATING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To conduct modeling for a wiring board without describing the wiring board in matrix without reducing simulation precision.

SOLUTION: In the case where a power source/ground noise of a wiring board 1 as (a) having one current changing source is analyzed by a transmission line simulator, the wiring board 1 is grasped as a set comprising concentric- circular thin doughnut boards 21-2n around the current changing source as (b), the set comprising the doughnut boards 21-2n is approximated to a set comprising rectangular boards 31-3n having widths equal to circumferential lengths of the respective doughnut boards 21-2n and lengths equal to the pitch lengths as (c), respective transmission line models 41-4n are generated using as transmission lines the respective rectangular boards 31-3n in the set comprising the boards 31-3n as (d), and the models 41-4n are connected in series to form a simulation model 5 for the wiring board 1.



LEGAL STATUS

[Date of request for examination] 17.06.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3050309

[Date of registration] 31.03.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-2752

(P2000-2752A)

(43) 公開日 平成12年1月7日 (2000.1.7)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
G 0 1 R 31/28		G 0 1 R 31/28	F 2 G 0 3 2
G 0 6 F 17/50		29/08	Z 5 B 0 4 6
// G 0 1 R 29/08		29/26	Z
29/26		G 0 6 F 15/60	6 6 2 G
			6 6 6 Z
審査請求 有 請求項の数17 OL (全 15 頁)			

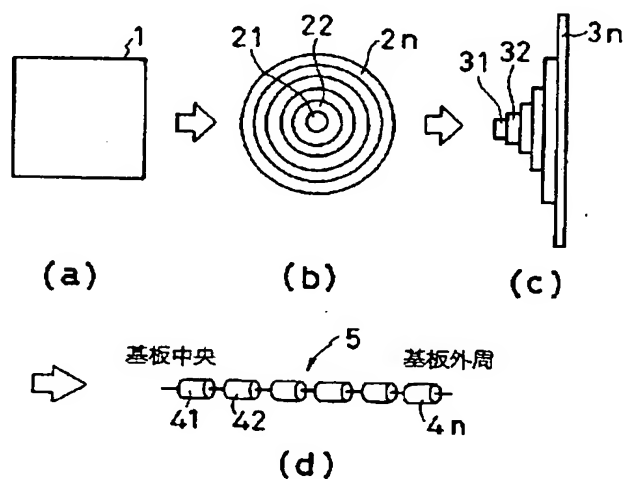
(21) 出願番号	特願平10-169447	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成10年6月17日 (1998.6.17)	(72) 発明者	近道 昌一 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74) 代理人	100088890 弁理士 河原 純一
		Fターム (参考)	2G032 AA01 AB07 AC08 AE14 AL00 5B046 AA08 DA02 FA06 JA03 JA04

(54) 【発明の名称】 モデリング方法およびシミュレーション方法

(57) 【要約】

【課題】 配線基板を、マトリクス状に記述することなしに、かつシミュレーション精度を落とすことなしにモデル化する。

【解決手段】 電流変化源が1つある配線基板1 (図1 (a) 参照) の電源/グランドノイズを伝送線路シミュレータで解析する際に、配線基板1を電流変化源を中心とした同心円状の細いドーナツ基板21~2nの集合体として捉え (図1 (b) 参照)、ドーナツ基板21~2nの集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板31~3nの集合体に近似し (図1 (c) 参照)、矩形基板31~3nの集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデル41~4nを生成し (図1 (d) 参照)、各伝送線路モデル41~4nを直列に接続して配線基板1のシミュレーションモデル5とする。



【特許請求の範囲】

【請求項1】 電流変化源が1つある配線基板の電源／グランドノイズを伝送線路シミュレータで解析する際に配線基板のシミュレーションモデルを生成するモデリング方法において、前記配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする工程とを含むことを特徴とするモデリング方法。

【請求項2】 電流変化源を中心とした微小領域の電源／グランドノイズを伝送線路シミュレータで解析する際に微小領域のシミュレーションモデルを生成するモデリング方法において、前記微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする工程とを含むことを特徴とするモデリング方法。

【請求項3】 前記各ドーナツ基板の刻み長を等間隔とする請求項1または2記載のモデリング方法。

【請求項4】 前記伝送線路シミュレータとして、SPICEシミュレータを用いる請求項1または2記載のモデリング方法。

【請求項5】 電流変化源が1つある配線基板のシミュレーションモデルを生成し、伝送線路シミュレータで前記配線基板の電源／グランドノイズのシミュレーションを行うシミュレーション方法において、前記配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする工程と、前記配線基板のシミュレーションモデルの基板中央端に前記電流変化源を接続する工程と、前記配線基板のシミュレーションモデルの基板外周端に理想電源を接続する工程と、前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する工程とを含むことを特徴とするシミュレーション方法。

【請求項6】 電流変化源が1つある配線基板のシミュレーションモデルを生成し、伝送線路シミュレータで前記配線基板の電源／グランドノイズのシミュレーション

を行うシミュレーション方法において、前記配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする工程と、前記配線基板のシミュレーションモデルの基板中央端に前記電流変化源を接続する工程と、前記配線基板のシミュレーションモデルの基板外周端に理想電源を接続する工程と、前記電流変化源の周辺にデカップリングコンデンサモデルを接続する工程と、前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する工程とを含むことを特徴とするシミュレーション方法。

【請求項7】 電流変化源を中心とした微小領域のシミュレーションモデルを生成し、伝送線路シミュレータで前記微小領域の電源／グランドノイズのシミュレーションを行うシミュレーション方法において、前記微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする工程と、前記微小領域のシミュレーションモデルの領域中央端に前記電流変化源を接続する工程と、前記微小領域のシミュレーションモデルの領域外周端に理想電源を接続する工程と、前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する工程とを含むことを特徴とするシミュレーション方法。

【請求項8】 電流変化源を中心とした微小領域のシミュレーションモデルを生成し、伝送線路シミュレータで前記微小領域の電源／グランドノイズのシミュレーションを行うシミュレーション方法において、前記微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする工程と、前記微小領域のシミュレーションモデルの領域中央端に前記電流変化源を接続する工程と、前記微小領域のシミュレーションモデルの領域外周端に理想電源を接続する工程と、前記電流変化源の周辺にデカップリングコンデンサモデルを接続する工程と、前記電流変化源の電流を変化させて前記伝送線路モデルの接続点

を観測する工程とを含むことを特徴とするシミュレーション方法。

【請求項9】 前記電流変化源が、トランジスタモデルであることを特徴とする請求項5ないし8記載のシミュレーション方法。

【請求項10】 前記各ドーナツ基板の刻み長を等間隔とする請求項5ないし8記載のシミュレーション方法。

【請求項11】 前記伝送線路シミュレータとして、SPICEシミュレータを用いる請求項5ないし8記載のシミュレーション方法。

【請求項12】 コンピュータに、電流変化源が1つある配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、および前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする手順を実行させるためのプログラムを記録した記録媒体。

【請求項13】 コンピュータに、電流変化源を中心とした微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、および前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする手順を実行させるためのプログラムを記録した記録媒体。

【請求項14】 コンピュータに、電流変化源が1つある配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする手順、前記配線基板のシミュレーションモデルの基板中央端に前記電流変化源を接続する手順、前記配線基板のシミュレーションモデルの基板外周端に理想電源を接続する手順、および前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する手順を実行させるためのプログラムを記録した記録媒体。

【請求項15】 コンピュータに、電流変化源が1つある配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれ

の伝送線路モデルを生成する手順、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする手順、前記配線基板のシミュレーションモデルの基板中央端に前記電流変化源を接続する手順、前記配線基板のシミュレーションモデルの基板外周端に理想電源を接続する手順、前記電流変化源の周辺にデカップリングコンデンサモデルを接続する手順、および前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する手順を実行させるためのプログラムを記録した記録媒体。

【請求項16】 コンピュータに、電流変化源を中心とした微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする手順、前記微小領域のシミュレーションモデルの領域中央端に前記電流変化源を接続する手順、前記微小領域のシミュレーションモデルの領域外周端に理想電源を接続する手順、および前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する手順を実行させるためのプログラムを記録した記録媒体。

【請求項17】 コンピュータに、電流変化源を中心とした微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする手順、前記微小領域のシミュレーションモデルの領域中央端に前記電流変化源を接続する手順、前記微小領域のシミュレーションモデルの領域外周端に理想電源を接続する手順、前記電流変化源の周辺にデカップリングコンデンサモデルを接続する手順、および前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する手順を実行させるためのプログラムを記録した記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はモデリング方法およびシミュレーション方法に関し、特に配線基板、微小領域等の電源／グランドノイズを伝送線路シミュレータで解析する際にシミュレーションモデルを生成するモデリング方法および生成されたシミュレーションモデルを使用するシミュレーション方法に関する。

【0002】

【従来の技術】 コンピュータの高速化に伴い、LSI

(Large Scaled Integration) パッケージやプリント配線基板などに発生する電源／グランドノイズが、高速化の阻害要因として、またEMI (ElectroMagnetic Interference) の発生要因として顕在化しており、電源／グランドノイズを低減するために、より精度あるシミュレーション方法の確立が望まれている。

【0003】電源／グランドノイズ ΔV は、電流変化量 Δi とインピーダンス Z との積により決定される。電流変化量 Δi は、主に電流変化源のスイッチングにより発生する。また、インピーダンス Z は、電流変化量 Δi の流れる電源層とグランド層との間のインピーダンスであり、LSIパッケージやプリント配線基板などの構造により決まる。

【0004】電源／グランドノイズの低減には、電流変化量 Δi およびインピーダンス Z の両者を小さくすることが有効であるが、そのためには電流変化量 Δi およびインピーダンス Z の正確な把握が必要になる。

【0005】例えば、SPICE (Simulation Program with Integrated Circuit Emphasis) シミュレータを用いた伝送線路シミュレーションでは、LSIパッケージやプリント配線基板などといった物理構造体を、シミュレータが理解できる入力形態であるトランジスタモデル、インダクタンス、キャパシタンス、抵抗といった電気素子で記述(モデリング)する必要がある。特に、電源層／グランド層のシミュレーション精度を上げるためには、それらを細かいマトリクス状にして記述する必要がある(例えば、Jong-Gwan Yook et al. "Computation of Boards", IEEE TRANSACTIONS ON COMPONENTS, PACKAGING, AND MANUFACTURING TECHNOLOGY-PART A, VOL. 20, NO. 1, MARCH 1997等参照)。

【0006】

【発明が解決しようとする課題】第1の問題点は、マトリクス状のモデリングはシミュレーションの精度を高める反面、シミュレーション実行時間の増大を招くということである。特に、汎用のモデラを使ったLSIパッケージやプリント配線基板などのモデリングにおいて、シミュレーション精度とシミュレーション実行時間とをバランスさせるためには、モデラに入力する物理形状を解析したい周波数に応じて人為的に最適化する必要がある。これにはかなりの知識およびノウハウを必要としていた。

【0007】本発明の目的は、配線基板や微小領域をマトリクス状に記述することなしに、かつシミュレーション精度を落とすことなしに、モデル化することができるモデリング方法を提供することにある。

【0008】また、本発明の他の目的は、上記モデリング方法を適用し、シミュレーション精度とシミュレーション実行時間とのバランスがとれた電源／グランドノイズのシミュレーションを実現することができるシミュレーション方法を提供することにある。

【0009】さらに、本発明の別の目的は、上記モデリング方法およびシミュレーション方法を実行させるためのプログラムを記録した記録媒体を提供することにある。

【0010】

【課題を解決するための手段】本発明のモデリング方法は、電流変化源が1つある配線基板の電源／グランドノイズを伝送線路シミュレータで解析する際に配線基板のシミュレーションモデルを生成するモデリング方法において、前記配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする工程とを含むことを特徴とする。

【0011】また、本発明のモデリング方法は、電流変化源を中心とした微小領域の電源／グランドノイズを伝送線路シミュレータで解析する際に微小領域のシミュレーションモデルを生成するモデリング方法において、前記微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする工程とを含むことを特徴とする。

【0012】一方、本発明のシミュレーション方法は、電流変化源が1つある配線基板のシミュレーションモデルを生成し、伝送線路シミュレータで前記配線基板の電源／グランドノイズのシミュレーションを行うシミュレーション方法において、前記配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする工程と、前記配線基板のシミュレーションモデルの基板中央端に前記電流変化源を接続する工程と、前記配線基板のシミュレーションモデルの基板外周端に理想電源を接続する工

程と、前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する工程とを含むことを特徴とする。

【0013】また、本発明のシミュレーション方法は、電流変化源が1つある配線基板のシミュレーションモデルを生成し、伝送線路シミュレータで前記配線基板の電源／グランドノイズのシミュレーションを行うシミュレーション方法において、前記配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする工程と、前記配線基板のシミュレーションモデルの基板中央端に前記電流変化源を接続する工程と、前記配線基板のシミュレーションモデルの基板外周端に理想電源を接続する工程と、前記電流変化源の周辺にデカップリングコンデンサモデルを接続する工程と、前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する工程とを含むことを特徴とする。

【0014】さらに、本発明のシミュレーション方法は、電流変化源を中心とした微小領域のシミュレーションモデルを生成し、伝送線路シミュレータで前記微小領域の電源／グランドノイズのシミュレーションを行うシミュレーション方法において、前記微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする工程と、前記微小領域のシミュレーションモデルの領域中央端に前記電流変化源を接続する工程と、前記微小領域のシミュレーションモデルの領域外周端に理想電源を接続する工程と、前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する工程とを含むことを特徴とする。

【0015】さらにまた、本発明のシミュレーション方法は、電流変化源を中心とした微小領域のシミュレーションモデルを生成し、伝送線路シミュレータで前記微小領域の電源／グランドノイズのシミュレーションを行うシミュレーション方法において、前記微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える工程と、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する工程と、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する工程と、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする工程と、前記微小領域のシミュレーションモデルの領域中央端に前記電流変化源を接続する工程と、前記微小領域のシミュレーションモデルの領域外周端に理想電源を接続する工程と、前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する工程とを含むことを特徴とする。

程と、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする工程と、前記微小領域のシミュレーションモデルの領域中央端に前記電流変化源を接続する工程と、前記微小領域のシミュレーションモデルの領域外周端に理想電源を接続する工程と、前記電流変化源の周辺にデカップリングコンデンサモデルを接続する工程と、前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する工程とを含むことを特徴とする。

【0016】他方、本発明の記録媒体は、コンピュータに、電流変化源が1つある配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、および前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする手順を実行させるためのプログラムを記録する。

【0017】また、本発明の記録媒体は、コンピュータに、電流変化源を中心とした微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、および前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする手順を実行させるためのプログラムを記録する。

【0018】さらに、本発明の記録媒体は、コンピュータに、電流変化源が1つある配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする手順、前記配線基板のシミュレーションモデルの基板中央端に前記電流変化源を接続する手順、前記配線基板のシミュレーションモデルの基板外周端に理想電源を接続する手順、および前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する手順を実行させるためのプログラムを記録する。

【0019】さらにまた、本発明の記録媒体は、コンピュータに、電流変化源が1つある配線基板を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形

基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、前記各伝送線路モデルを直列に接続して前記配線基板のシミュレーションモデルとする手順、前記配線基板のシミュレーションモデルの基板中央端に前記電流変化源を接続する手順、前記配線基板のシミュレーションモデルの基板外周端に理想電源を接続する手順、前記電流変化源の周辺にデカップリングコンデンサモデルを接続する手順、および前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する手順を実行させるためのプログラムを記録する。

【0020】また、本発明の記録媒体は、コンピュータに、電流変化源を中心とした微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする手順、前記微小領域のシミュレーションモデルの領域中央端に前記電流変化源を接続する手順、前記微小領域のシミュレーションモデルの領域外周端に理想電源を接続する手順、および前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する手順を実行させるためのプログラムを記録する。

【0021】さらに、本発明の記録媒体は、コンピュータに、電流変化源を中心とした微小領域を前記電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉える手順、前記ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似する手順、前記矩形基板の集合体の各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成する手順、前記各伝送線路モデルを直列に接続して前記微小領域のシミュレーションモデルとする手順、前記微小領域のシミュレーションモデルの領域中央端に前記電流変化源を接続する手順、前記微小領域のシミュレーションモデルの領域外周端に理想電源を接続する手順、前記電流変化源の周辺にデカップリングコンデンサモデルを接続する手順、および前記電流変化源の電流を変化させて前記伝送線路モデルの接続点を観測する手順を実行させるためのプログラムを記録する。

【0022】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0023】図1(a)～(d)は、本発明の第1の実施の形態に係るモデリング方法の順次の手順を示す図である。図1において、1は配線基板、21～2n(nは正整数)は電流変化源を中心とした細い同心円状のドーナツ基板、31～3nはドーナツ基板21～2nの外周を幅とし刻み長を長さとする矩形基板、41～4nは矩

形基板31～3nの1つ1つを伝送線路と見なし汎用のインピーダンス計算ツールなどを使って個別に特性インピーダンス Z_0 と伝搬遅延時間 τ とを計算して生成された伝送線路モデル、5は伝送線路モデル41～4nを直列に接続した配線基板1のシミュレーションモデル(配線基板モデル)をそれぞれ示す。

【0024】図2は、本発明の第1の実施の形態に係るモデリング方法の順次の工程を示すフローチャートである。このモデリング方法は、配線基板1を電流変化源を中心とした同心円状の細いドーナツ基板21～2nの集合体として捉える工程A1と、ドーナツ基板21～2nの外周を幅とし刻み長を長さとする矩形基板31～3nの集合体に近似する工程A2と、各矩形基板31～3nを伝送線路としてそれぞれの伝送線路モデル41～4nを生成する工程A3と、各伝送線路モデル41～4nを直列に接続し配線基板1のシミュレーションモデル5とする工程A4とからなる。

【0025】次に、このような第1の実施の形態に係るモデリング方法について説明する。

【0026】まず、中央に電流変化源を実装し、外周は電位変動が無い理想的な電源/グランドである配線基板1を、同心円状の細いドーナツ基板21～2nの集合体として捉える(工程A1)。

【0027】このように、配線基板1を同心円状の細いドーナツ基板21～2nの集合体として捉えることができる理由は、配線基板1における電流の流れを考えるからである。すなわち、電流変化源の電流変化により、配線基板1の電源層では基板外周から基板中央に向かって均等に電流が流れ込み、配線基板1のグランド層では基板中央から基板外周に向かって均等に電流が流れ出すからである。このとき、電流量は基板外周でも基板中央でも変わらないが、電流の流れうる面積が、基板外周から基板中央に向かって同心円状(ドーナツ状)に漸次減少する。このため、配線基板1を、ドーナツ基板21～2nの集合体として捉えることができる。

【0028】次に、ドーナツ基板21～2nを、外周(内周、両者の加算平均等も可)を幅とし、刻み長を長さとする矩形基板31～3nの集合体に近似する(工程A2)。刻み長とは、同心円状に細かく区切ったときの区切り幅(=外半径-内半径)のことである。

【0029】工程A1でドーナツ基板21～2nを細くした理由は、工程A2で各ドーナツ基板21～2nを長方形(矩形)に近似する場合に内径と外径との差を極力無くし、矩形に近似しやすくするためである。

【0030】続いて、矩形基板31～3nの1つ1つを伝送線路と見なし、汎用のインピーダンス計算ツールなどを使って個別に特性インピーダンス Z_0 と伝搬遅延時間 τ とを計算し、それぞれの伝送線路モデル41～4nを生成する(工程A3)。

【0031】各矩形基板31～3nそれぞれの特性イン

ピーダンス Z_0 と伝搬遅延時間 τ は、各矩形基板を流れる電流経路より、ドーナツ基板21~2nの外周に当たる部分が幅で、刻み長に当たる部分が長さとして、汎用の計算式やモデリングツールで求めることができる。ここで、SPICEシミュレータで取り扱われる伝送線路モデルの記述には、特性インピーダンス Z_0 と伝搬遅延時間 τ を入力する形態や、特性インピーダンス Z_0 、単位線長あたりの伝搬遅延時間 τ および線長 L を入力する形態、さらに分布定数であるインダクタンス L 、抵抗 R 、キャパシタンス C および線長 L を入力する形態などがある。

【0032】最後に、各伝送線路モデル41~4nを直列に接続し、配線基板1のシミュレーションモデル5とする(工程A4)。

【0033】生成した伝送線路モデル41~4nを直列に接続するのは、電流経路が伝送線路モデル41~4n以外には無いからである。

【0034】図3は、本発明の第1の実施の形態に係るシミュレーション方法の順次の工程を示すフローチャートである。このシミュレーション方法は、図2に示したモデリング方法の工程A4の後に、配線基板1のシミュレーションモデル5の基板中央端に電流変化源を接続する工程A5と、配線基板1のシミュレーションモデル5の基板外周端に理想電源を接続する工程A6と、電流変化源の電流を変化させて伝送線路モデル41~4nの接続点を観測する工程A8とを追加するようにしたものである。

【0035】図4は、本発明の第1の実施の形態に係るシミュレーション方法が適用される試料の一例を示すイメージ図である。この試料は、15cm角の導体2層ベタ面の配線基板1の中央に電流変化源(スイッチング素子)として高周波トランジスタTrを実装した構造体であるものと想定する。

【0036】配線基板1は、例えば比誘電率4.5の絶縁体でなる厚さ1540 μ mの正方形板の両面に銅でなる電源層およびグランド層がそれぞれ厚さ30 μ mに形成されており、基板外周は電位変動が無い理想的な電源/グランドであるものとする。

【0037】次に、試料を構成する個々の部品をモデリングする。

【0038】まず、配線基板1のモデリングは、高周波トランジスタTrのスイッチングによる電流の流れ方に着目する。具体的には、電源層では、スイッチングにより基板外周から基板中央に向かって均等に電流が流れ込み、グランド層では、逆に、基板中央から基板外周に向かって均等に流れ出すことに着目し、配線基板1を同心円状の細いドーナツ基板21~2nの集合体として捉える(工程A1)。

【0039】ここでは、基板外周も基板中央もすべて刻み長=5mm($n=15$)とした。理論的には、刻み長

は小さくすればするほど精度は向上するはずであるが、図5を見るとわかるように、基板外周の特性インピーダンス Z_0 は0 Ω に近く、基板中心からの距離でそれほど変化しないため、粗く刻んでも精度的にはほとんど落ちない。逆に、基板中央では中心からの距離が少し変化しただけで、特性インピーダンス Z_0 は大きく変化するため、細かく刻む必要がある。実際、基板中央をどのくらい細かく刻めばよいかは、シミュレータの過渡解析の応答性によるため、一概にこれと断定することはできない。これは、特性インピーダンス Z_0 の大きい伝送線路に過渡的に電流を流したときに、どのくらいの電圧降下が発生するかという応答性によるからである。応答性が良い場合は、基板中央の刻み長を細かくしすぎると特性インピーダンス Z_0 が大きくなるため、ノイズ量が大きくなりすぎる。このため、基板中央の刻み長を多少粗くする必要がある。応答性が悪い場合は、上記の逆となる。

【0040】次に、ドーナツ基板21~2nの外周を幅とし、刻み長を長さとする矩形基板31~3nの集合体に近似する(工程A2)。

【0041】ここで、矩形の伝送線路としてドーナツ基板21~2nを近似する場合の幅とは、ドーナツ基板21~2nの外周をいう。一般的に、微小長さの伝送線路に発生する電圧降下は、電流が伝送線路に突入した瞬間にほぼ決まる。本実施の形態では、電流は基板外周から基板中央に向かって流れるため、ドーナツ基板の外周を幅とする。

【0042】続いて、矩形基板31~3nの1つ1つを伝送線路と見なし、汎用のインピーダンス計算ツールを使って、個別に特性インピーダンス Z_0 および伝搬遅延時間 τ を計算し、伝送線路モデル41~4nを生成する(工程A3)。

【0043】そして、伝送線路モデル41~4nを直列に接続し、配線基板1のシミュレーションモデル(配線基板モデル)5とする(工程A4)。

【0044】図5は、配線基板モデル5の特性インピーダンス Z_0 と伝搬遅延時間 τ との分布を示すグラフである。基板外周付近の特性インピーダンス Z_0 は0 Ω に近く、中央付近では急激に高くなっている。また、伝搬遅延時間 τ は、絶縁材料の比誘電率により決まるため一定である。

【0045】次に、高周波トランジスタTrのモデリングは、汎用のトランジスタモデルを用いることで代用する。

【0046】図6は、試料のシミュレーションモデルの一例を示す回路図である。

【0047】まず、配線基板モデル5の中央端とグランドとの間にトランジスタモデルTrとエミッタ抵抗Reとを直列に接続する(工程A5)。具体的には、トランジスタモデルTrのコレクタと基板中央端とを接続し、

また、トランジスタモデル T_r のエミッタとエミッタ抵抗 R_e とを接続し、エミッタ抵抗 R_e とグランドとを接続する。さらに、トランジスタモデル T_r のベースにベース抵抗 R_b を接続し、ベース抵抗 R_b と信号源 S とを接続し、信号源 S とグランドとを接続する。

【0048】次に、配線基板モデル5の基板外周端とグランドとの間に内部抵抗 R_i と理想電源 E とを直列に接続する(工程A6)。

【0049】そして、このような試料のシミュレーションモデルを使って、シミュレーションを行う。シミュレーション方法は、トランジスタモデル T_r のベースに信号源 S から信号を与え、トランジスタモデル T_r を高速にスイッチングさせたときに、トランジスタモデル T_r のコレクタ(基板中央端)とグランドとの間に発生する電源/グランドノイズを観測する(工程A8)。なお、観測点は、伝送線路モデル41~4nの任意の接続点とすることができる。

【0050】図7は、シミュレーションの結果得られた波形の一例を示す。

【0051】本実施の形態に係るシミュレーション方法による電源/グランドノイズの解析結果の正当性を確認するために、同一形状および同一構成の試料で実験し、実験結果と比較する。

【0052】まず、15cm角の導体2層ベタ面の配線基板1の外周に、セラミックコンデンサおよびタンタルコンデンサを多数個実装し、さらに外部安定化電源により電源/グランドを供給する。ここで、基板外周は、セラミックコンデンサおよびタンタルコンデンサにより電位変動がゼロに近い状態になる。

【0053】次に、基板中央にスイッチング素子として高周波トランジスタを実装する。この高周波トランジスタを外周から高速にスイッチングさせることにより、基板中央に電源層からグランド層に高周波成分を多く含んだ電流が流れる。

【0054】この変化電流量 Δi と電源層/グランド層に存在するインピーダンス Z により、電源層/グランド層にノイズが発生するので、これを広帯域のオシロスコープで観測する。

【0055】図8は、実験波形の一例を示す。図8の実験波形を、図7のシミュレーション波形と比較するとわかるように、ノイズレベルおよび波形ともにシミュレーションと実験とではほぼ相似する結果が得られた。

【0056】次に、本実施の形態に係るシミュレーション方法によるシミュレーション時間と、従来の汎用モデルを用いた場合のシミュレーション時間とを比較するために、配線基板1を汎用モデルでマトリクス状にモデリングし、同様のシミュレーションを実行した。その結果、本実施の形態に係るモデリング方法を用いた場合のシミュレーション時間は数秒であったのに対して、汎用モデルを用いた場合のシミュレーション時間は5時間程

度であった。

【0057】なお、汎用モデルとしては、ApsimpLANE(Apsimp社製)を使用した。ApsimpLANEの配線基板のモデリングは、簡単に言えば、ノードと呼ばれる接続点間をインダクタンス L 、キャパシタンス C 、抵抗 R 、相互インダクタンス K 、電圧制御電圧源 E なる電気素子で相互に接続し構成する。この方法では、ノード数が多くなると相互接続が複雑になるため、解析時間が非常にかかる。最悪の場合は、SPICEシミュレータでは収束せず、アボートしてしまうおそれがある。

【0058】図9は、試料のシミュレーションモデルの他の例を示す回路図である。この試料のシミュレータモデルは、図6に示した試料のシミュレーションモデルの回路図に対して、デカップリングコンデンサのシミュレーションモデル(デカップリングコンデンサモデル)6をトランジスタモデル T_r の周辺に実装するようにしたものである。

【0059】デカップリングコンデンサモデル6は、コンデンサの一般的な等価回路であるインダクタンス L 、キャパシタンス C および抵抗 R の直列回路で構成する。そして、それぞれの値は、インピーダンスの周波数特性がセラミックコンデンサのそれと同等になるようにシミュレーションを実施して決定する。

【0060】このようなデカップリングコンデンサモデル6をトランジスタモデル T_r の周辺に実装するようにした場合のシミュレーション方法は、図10に示すように、図3に示したシミュレーション方法の工程A6と工程A8との間に、電流変化源の周辺にデカップリングコンデンサモデル6を接続する工程A7を追加するようにしたものとなる。

【0061】デカップリングコンデンサモデル6を付けた場合のノイズレベルの比較も、図11に示すような良好な結果が得られた。

【0062】ところで、上記第1の実施の形態では、電流変化源が1つある配線基板の電源/グランドノイズを伝送線路シミュレータで解析する際に配線基板のシミュレーションモデルを生成するモデリング方法およびそれをを用いたシミュレーション方法について説明したが、電流変化源を中心とした微小領域は電流変化源が1つある配線基板とみなすことができるので、電流変化源を中心とした微小領域の電源/グランドノイズを伝送線路シミュレータで解析する際に微小領域のシミュレーションモデルを生成するモデリング方法およびそれをを用いたシミュレーション方法についても、本発明が同様に適用できる。

【0063】図12は、電流変化源を中心とした微小領域に適用される本発明の第2の実施の形態に係るモデリング方法の順次の工程を示すフローチャートである。このモデリング方法は、微小領域を電流変化源を中心とし

た同心円状の細いドーナツ基板21～2nの集合体として捉える工程B1と、ドーナツ基板21～2nの外周を幅とし刻み長を長さとする矩形基板31～3nの集合体に近似する工程B2と、各矩形基板31～3nを伝送線路としてそれぞれの伝送線路モデル41～4nを生成する工程B3と、各伝送線路モデル41～4nを直列に接続して微小領域のシミュレーションモデルとする工程B4とからなる。

【0064】また、図13は、電流変化源を中心とした微小領域に適用される本発明の第2の実施の形態に係るシミュレーション方法の順次の工程を示すフローチャートである。このシミュレーション方法は、図12に示したモデリング方法の工程B4の後に、微小領域のシミュレーションモデルの領域中央端に電流変化源を接続する工程B5と、微小領域のシミュレーションモデルの領域外周端に理想電源を接続する工程B6と、電流変化源の電流を変化させて伝送線路モデル41～4nの接続点を観測する工程B8とを追加するようにしたものである。

【0065】さらに、図13に示した本発明の第2の実施の形態に係るシミュレーション方法に対して、図9中に示したデカップリングコンデンサモデル6をトランジスタモデルTrの周辺に実装するようにした場合のシミュレーション方法は、図14に示すように、図13に示したシミュレーション方法の工程B6と工程B8との間に、電流変化源の周辺にデカップリングコンデンサモデル6を接続する工程B7を追加するようにしたものとなる。

【0066】次に、本発明の第3の実施の形態について図面を参照して説明する。

【0067】図15を参照すると、本発明の第3の実施の形態は、キーボード、マウス等の入力装置101と、コンピュータでなるデータ処理装置102と、ハードディスク装置等の記憶装置103と、画像表示装置、印刷装置等の出力装置104と、モデリングプログラムまたはシミュレーションプログラムを記録した記録媒体105とから構成されている。記録媒体105は、磁気ディスク、半導体メモリ、その他の記録媒体であってよい。

【0068】このように構成された本発明の第3の実施の形態では、モデリングプログラムまたはシミュレーションプログラムは記録媒体105からデータ処理装置102に読み込まれ、データ処理装置102の動作を、図2、図3、図10、図12、図13または図14に示した順次の工程(手順)として制御する。したがって、第3の実施の形態に係るモデリング方法およびシミュレーション方法も、第1または第2の実施の形態に係るモデリング方法およびシミュレーション方法と全く同様に実施されるので、その詳しい説明を割愛する。

【0069】なお、上記各実施の形態では、伝送線路シミュレータの代表としてSPICEシミュレータを例として説明したが、本発明で利用できる伝送線路シミュレ

ータの必要条件は伝送線路モデルが扱えることのみである。

【0070】

【発明の効果】第1の効果は、配線基板のシミュレーションモデルの規模を小さくできることである。その理由は、配線基板を電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉え、ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似し、各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成し、各伝送線路モデルを直列に接続して配線基板モデルとしたので、マトリクス状のモデリングを行わなくて済むからである。

【0071】第2の効果は、微小領域のシミュレーションモデルの規模を小さくできることである。その理由は、微小領域を電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉え、ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似し、各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成し、各伝送線路モデルを直列に接続して微小領域のシミュレーションモデルとしたので、マトリクス状のモデリングを行わなくて済むからである。

【0072】第3の効果は、シミュレーション精度を落とすことなく、配線基板のシミュレーションモデルの規模を小さくしてシミュレーション実行時間を短縮することができることである。その理由は、配線基板を電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉え、ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似し、各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成し、各伝送線路モデルを直列に接続して配線基板モデルとし、配線基板モデルの基板中央端に電流変化源を接続し、配線基板モデルの基板外周端に理想電源を接続し、電流変化源の電流を変化させるようにしたので、マトリクス状のモデリングを行わなくてもシミュレーション精度を落とすことなく配線基板の電源/グラウンドノイズのシミュレーションを実行できるからである。

【0073】第4の効果は、シミュレーション精度を落とすことなく、配線基板のシミュレーションモデルの規模を小さくしてシミュレーション実行時間を短縮することができることである。その理由は、配線基板を電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉え、ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似し、各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成し、各伝送線路モデルを直列に接続して配線基板モデルとし、配線基板モデルの基板中央端に電流変化源を接続し、配線基板モデルの基板外周端に理想電源を接続し、電流変化源の周辺にデカップリングコンデ

ンサモデルを接続し、電流変化源の電流を変化させるようにしたので、マトリクス状のモデリングを行わなくてもシミュレーション精度を落とすことなく配線基板の電源／グラウンドノイズのシミュレーションを実行できるからである。

【0074】第5の効果は、シミュレーション精度を落とすことなく、微小領域のシミュレーションモデルの規模を小さくしてシミュレーション実行時間を短縮することができることである。その理由は、微小領域を電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉え、ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似し、各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成し、各伝送線路モデルを直列に接続して微小領域のシミュレーションモデルとし、微小領域のシミュレーションモデルの領域中央端に電流変化源を接続し、微小領域のシミュレーションモデルの領域外周端に理想電源を接続し、電流変化源の電流を変化させるようにしたので、マトリクス状のモデリングを行わなくてもシミュレーション精度を落とすことなく微小領域の電源／グラウンドノイズのシミュレーションを実行できるからである。

【0075】第6の効果は、シミュレーション精度を落とすことなく、微小領域のシミュレーションモデルの規模を小さくしてシミュレーション実行時間を短縮することができることである。その理由は、微小領域を電流変化源を中心とした同心円状の細いドーナツ基板の集合体として捉え、ドーナツ基板の集合体を各ドーナツ基板の円周を幅とし刻み長を長さとする矩形基板の集合体に近似し、各矩形基板を伝送線路としてそれぞれの伝送線路モデルを生成し、各伝送線路モデルを直列に接続して微小領域のシミュレーションモデルとし、微小領域のシミュレーションモデルの領域中央端に電流変化源を接続し、微小領域のシミュレーションモデルの領域外周端に理想電源を接続し、電流変化源の周辺にデカップリングコンデンサモデルを接続し、電流変化源の電流を変化させるようにしたので、マトリクス状のモデリングを行わなくてもシミュレーション精度を落とすことなく微小領域の電源／グラウンドノイズのシミュレーションを実行できるからである。

【図面の簡単な説明】

【図1】(a)～(d)は本発明の第1の実施の形態に係るモデリング方法の順位の手順を示す図である。

【図2】本発明の第1の実施の形態に係るモデリング方法の順次の工程を示すフローチャートである。

【図3】本発明の第1の実施の形態に係るシミュレーション方法の順次の工程を示すフローチャートである。

【図4】本発明の第1の実施の形態に係るシミュレーション方法が適用される試料のイメージ図である。

【図5】図4中に示した配線基板の特性インピーダンスおよび伝送遅延時間を表すグラフである。

【図6】図4に示した試料のシミュレーションモデルの一例を示す回路図である。

【図7】図4に示した試料の電源／グラウンドノイズのシミュレーション波形を示す波形図である。

【図8】図4に示した試料の電源／グラウンドノイズの実験波形を示す波形図である。

【図9】図4に示した試料のシミュレーションモデルの他の例を示す回路図である。

【図10】本発明の第1の実施の形態に係るシミュレーション方法においてデカップリングコンデンサモデルをトランジスタモデルの周辺に実装するようにした場合の順次の工程を示すフローチャートである。

【図11】図9に示した試料のシミュレーションモデルにおけるデカップリングコンデンサモデルの位置に応じたノイズレベルのシミュレーション結果と実験結果とを比較して示す図である。

【図12】本発明の第2の実施の形態に係るモデリング方法の順次の工程を示すフローチャートである。

【図13】本発明の第2の実施の形態に係るシミュレーション方法の順次の工程を示すフローチャートである。

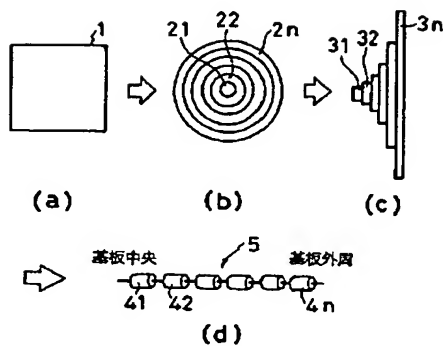
【図14】本発明の第2の実施の形態に係るシミュレーション方法においてデカップリングコンデンサモデルをトランジスタモデルの周辺に実装するようにした場合の順次の工程を示すフローチャートである。

【図15】本発明の第3の実施の形態に係るモデリング方法およびシミュレーション方法が適用されるハードウェア構成を示すブロック図である。

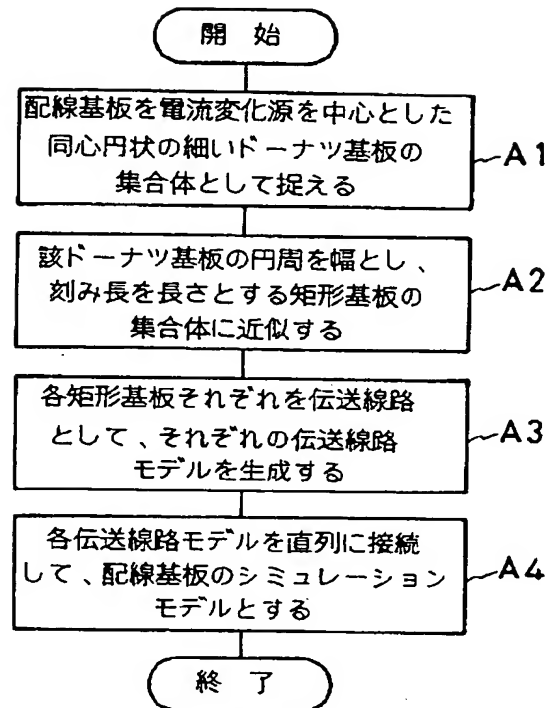
【符号の説明】

- 1 配線基板
- 21～2n ドーナツ基板
- 31～3n 矩形基板
- 41～4n 伝送線路モデル
- 5 配線基板モデル
- 6 デカップリングコンデンサモデル
- 101 入力装置
- 102 データ処理装置
- 103 記憶装置
- 104 出力装置
- 105 記録媒体
- E 理想電源
- Rb ベース抵抗
- Re エミッタ抵抗
- Ri 内部抵抗
- S 信号源
- Tr トランジスタモデル
- A1～A8 工程(手順)
- B1～B8 工程(手順)

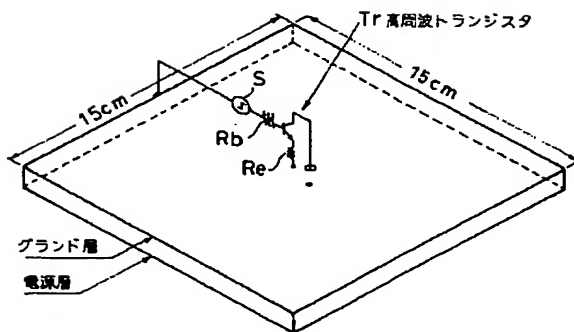
【図1】



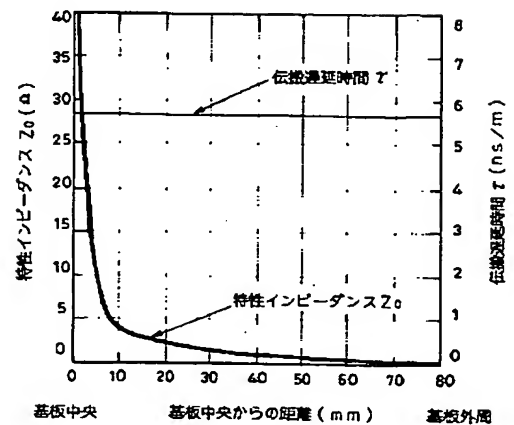
【図2】



【図4】



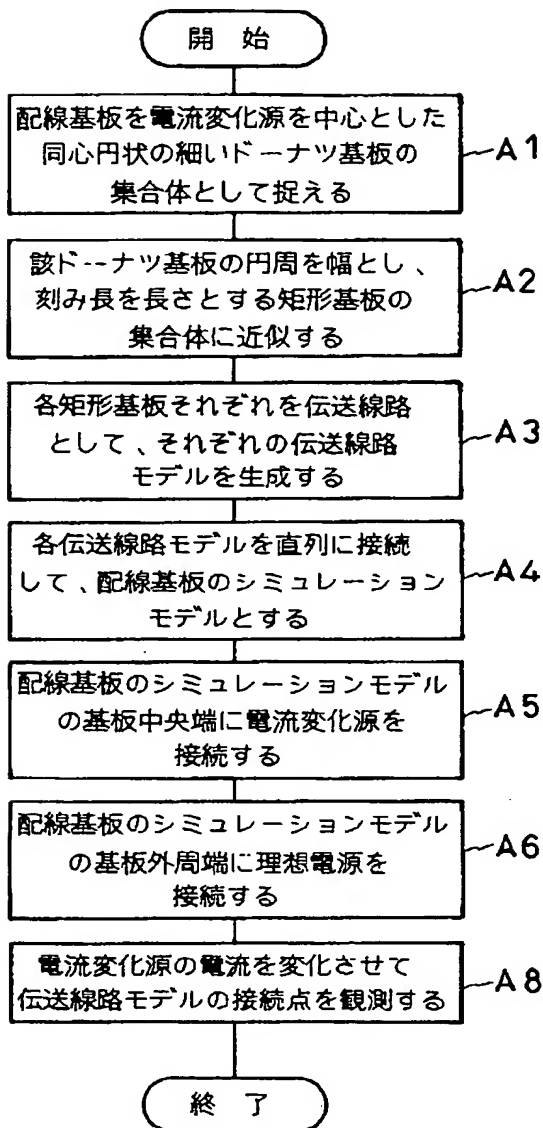
【図5】



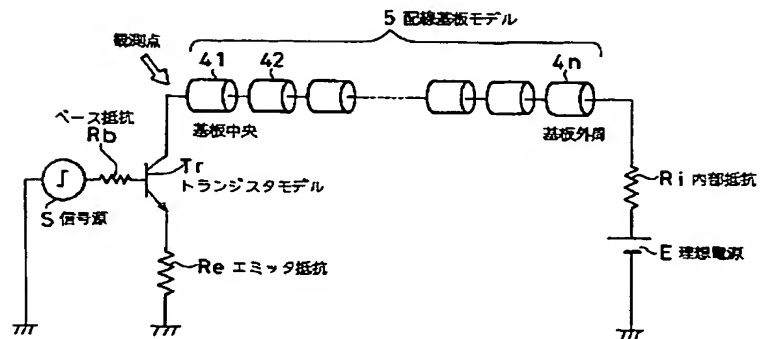
【図11】

項 目	デカップリングコンデンサの位置		
	なし	10mm	20mm
シミュレーション	342mV	170mV	310mV
実 験	351mV	219mV	325mV

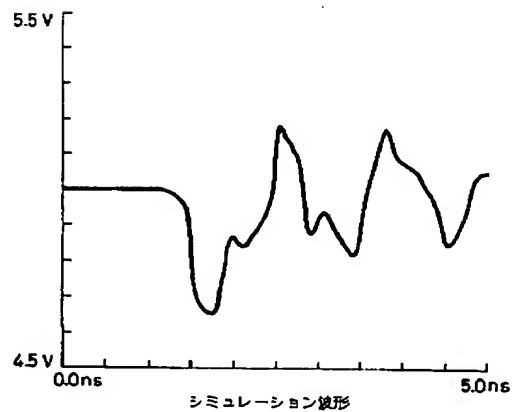
【図3】



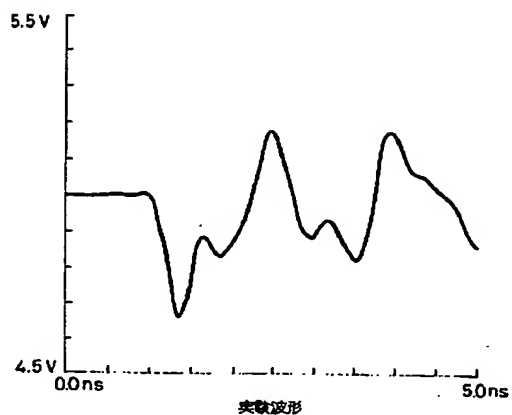
【図6】



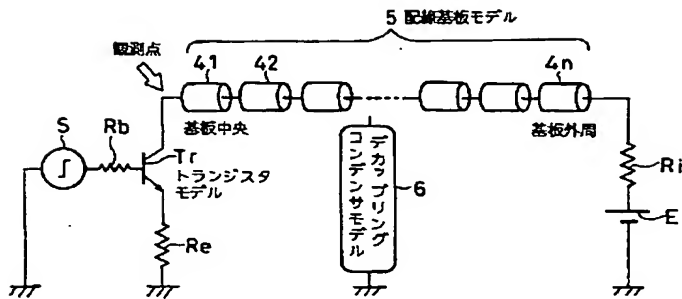
【図7】



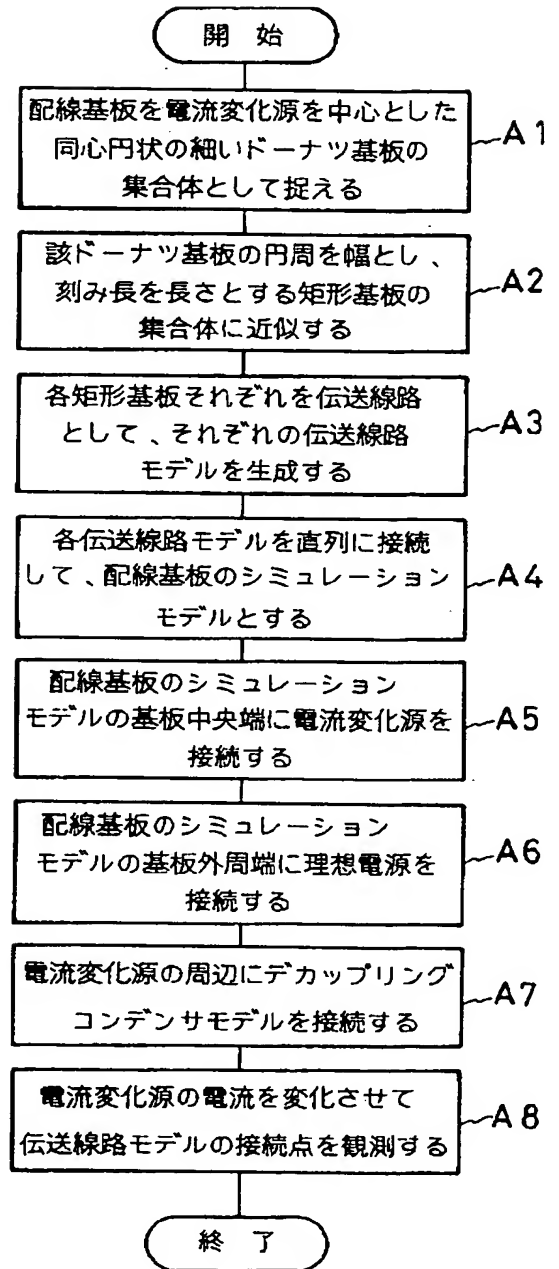
【図8】



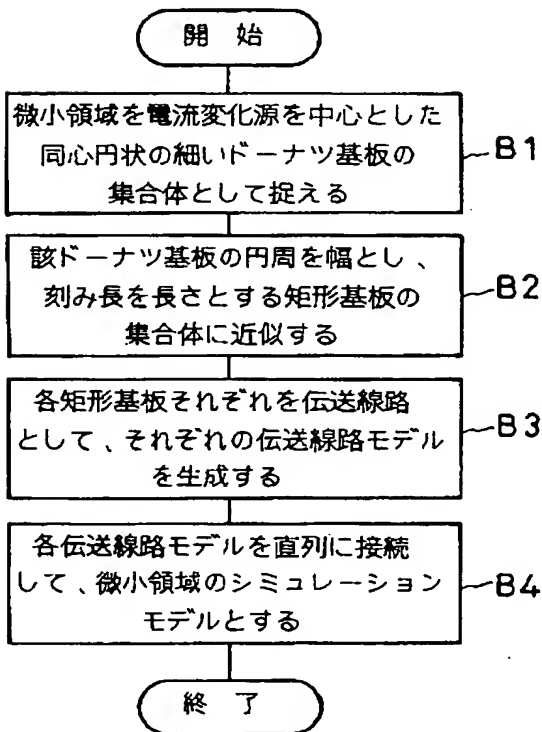
【図9】



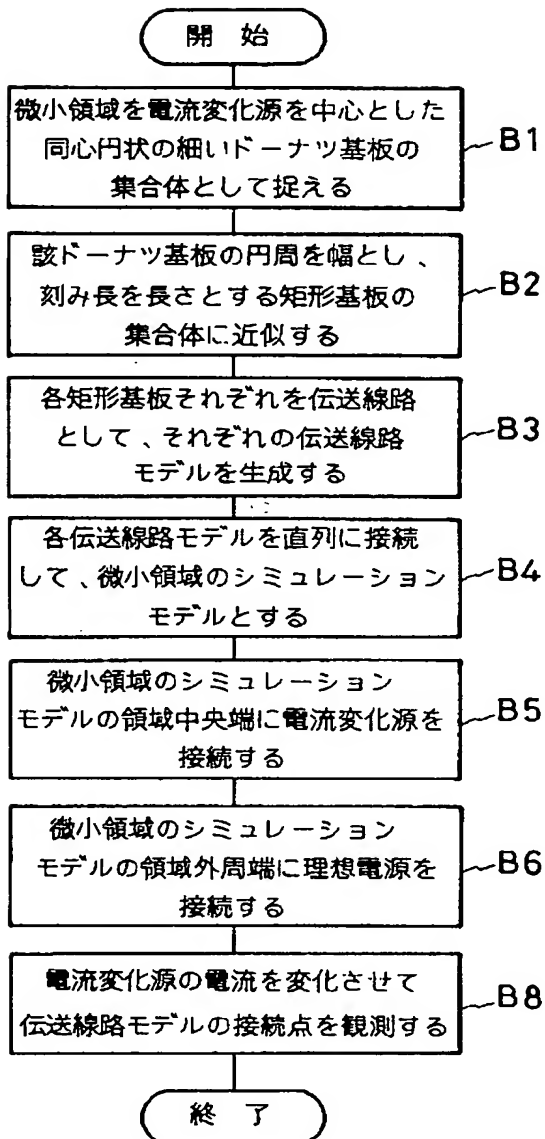
【図10】



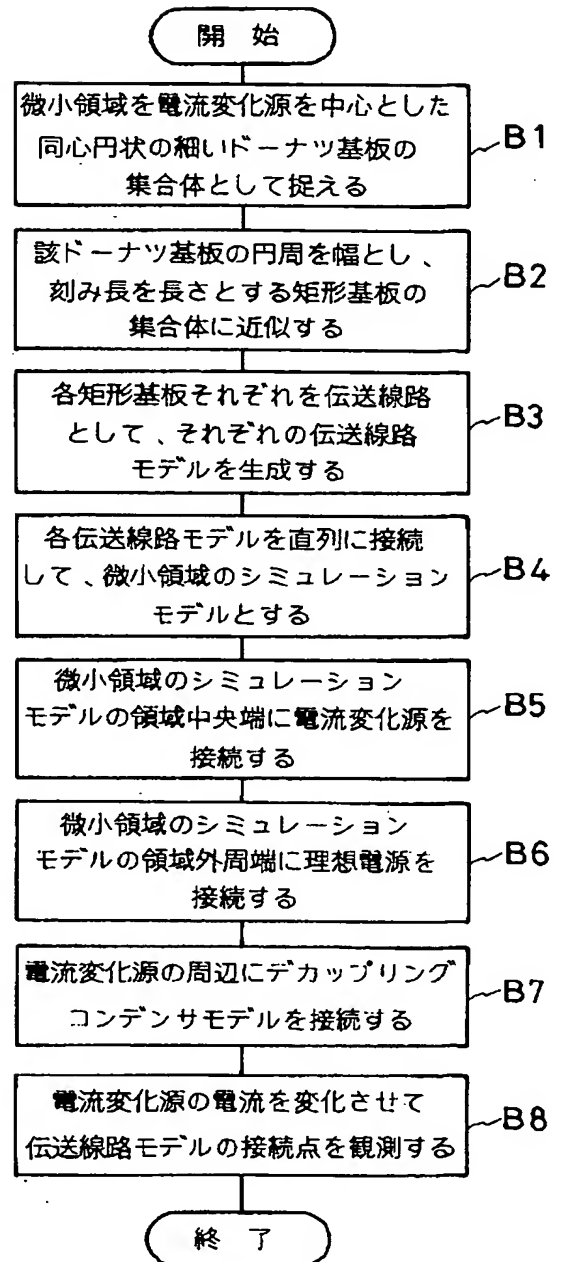
【図12】



【図13】



【図14】



【図15】

